

кочастотной. На рис. 8.14, б — г показаны соответственно высоко- и низкочастотная составляющие сигнала и их сумма. Задача состоит в подавлении высокочастотной составляющей.

Задача может быть решена аналоговыми средствами с использованием LC- или RC-цепей. Недостаток такого решения — нереализуемость фильтра в монолитном интегральном исполнении и нестабильность его характеристик во времени, при изменении температуры и т. д.

Рассмотрим работу цифрового фильтра (рис. 8.14, а).

Фильтр содержит аналого-цифровой преобразователь (АЦП), буфер типа FIFO («первый вошел — первым выходит»), сумматор для арифметического сложения многоразрядных двоичных чисел (со знаком)  $V$  и  $C$ :  $E = V + C$ , вычитатель, выполняющий функцию вычитания  $F = E - V'$ , и регистр  $RG$  для фиксации текущего значения результата на выходе схемы. Буфер FIFO может быть выполнен, например, в виде 8 последовательно включенных регистров, в каждом из которых временно хранится одно многоразрядное число со знаком. Этот буфер по существу является линией задержки. По каждому положительному фронту синхронизирующего сигнала  $T$  происходит продвижение накопленной в буфере информации на одну позицию вправо. Частота синхронизации выбирается такой, чтобы задержка прохождения информации через буфер была равна периоду высокочастотной составляющей сигнала. Выходной регистр стробируется положительными фронтами сигнала  $\bar{T}$  для того, чтобы информация на выходах  $F$  вычитателя приняла установившееся значение к моменту ее записи в этот регистр. Предполагается, что в исходном состоянии на выходе  $V$  АЦП нуль, буфер FIFO пуст, регистр  $RG$  установлен в 0. Поэтому  $E = 0$ ,  $V = 0$ ,  $F = 0$ .

При поступлении на вход  $A$  устройства сигнала, показанного на рис. 8.14, г, на выходе АЦП формируется соответствующая последовательность чисел, которые поступают на сумматор и в буфер. До тех пор, пока ненулевые числа не прошли через буфер,  $V' = 0$  и в регистре накапливается алгебраическая сумма чисел, поступающих с выхода АЦП на сумматор. Этот период адаптации соответствует «высокочастотному» выбросу на начальном участке диаграммы, показанной на рис. 8.14, д. В дальнейшем, после того как цепочка чисел дошла до выхода  $V'$ , вычитатель начинает «взаимно уничтожать» основной и задержанный высокочастотные сигналы.

## 8.12. Устройство для инерционной фазовой автоподстройки частоты [15]

При считывании информации с магнитного диска необходимо обеспечить синхронизм между потоком импульсов, поступающих от усилителя считывания, и последовательностью импульсов с генератора. Если генератор «спешит» или «отстает», то необходимо воздействовать на него, чтобы он «подстроился» к потоку считываемых импульсов. Подстройка должна быть плавной, т. е. генератор не должен слишком резко реагировать на управляющие воздействия, корректирующие его работу. Иными словами, генератор должен обладать «инерционностью» (как механический маховик) и в большей степени «доверять» предыстории своей работы, чем отдель-

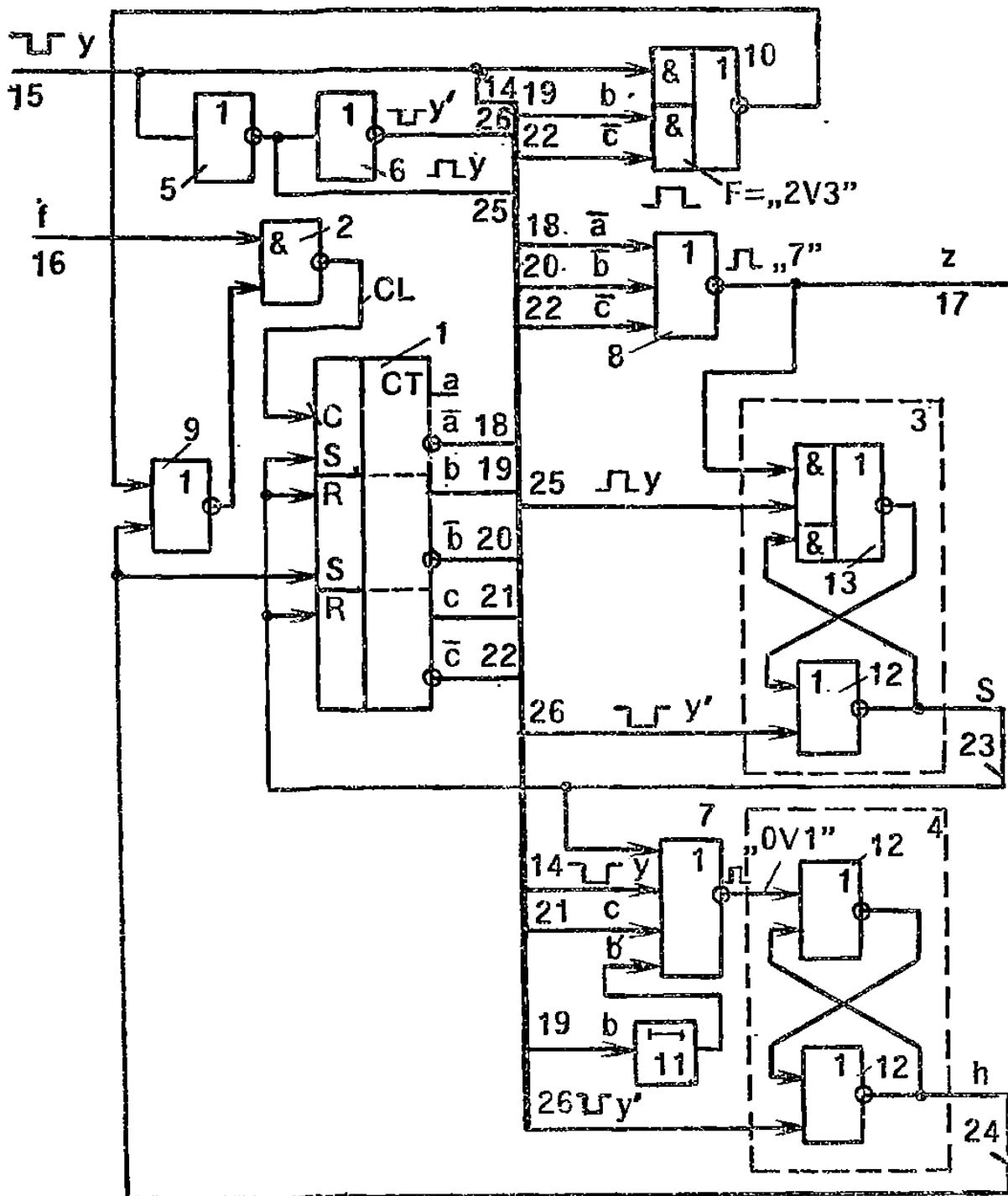


Рис. 8.15. Схема устройства для инерционной фазовой автоподстройки частоты

ным корректирующим воздействиям, хотя и они в своей совокупности должны учитываться.

Это позволяет, во-первых, сохранять правильную синхронизацию при воздействии на вход устройства ложных одиночных импульсов и, во-вторых, противостоять «встречным» фазовым искажениям, при которых соседние информационные импульсы имеют отклонения разного знака относительно идеальных положений.

На рис. 8.15 приведена схема устройства для инерционной фазовой автоподстройки частоты. Устройство содержит счетчик 1, элемент И—НЕ 2, триггеры 3, 4, элементы НЕ 5, 6, элементы ИЛИ—НЕ 7, 8, 9, элемент И—ИЛИ—НЕ 10 и элемент 11 задержки. На вход 16 подается тактовая частота с кварцевого генератора, на вход 15 — импульсы, считанные с диска и «привязанные» к тактовой частоте на входе 16 (схема «привязки» может быть выполнена

на D-триггере, на рисунке он не показан). С выхода 17 устройства снимаются импульсы, имеющие определенное фазовое соотношение с импульсами на входе 15.

Счетчик 1 выполнен по схеме с последовательным переносом и имеет разрядность, равную трем. При наличии сигналов лог. 0 на установочных входах счетчика 1 (точки 23 и 24), т. е. при  $S=h=0$  счетчик работает в режиме прибавления единицы к старому содержимому по отрицательному фронту сигнала CL на выходе элемента 2, т. е. при переходе этого сигнала из состояния лог. 1 в состояние лог. 0. Сигналы лог. 1 и лог. 0 представлены соответственно напряжениями высокого и низкого уровней. При переполнении счетчика он вновь начинает счет с нулевого кода ( $a=b=c=0$ ).

На рис. 8.16 приведен граф состояний устройства, который отображает восемь возможных состояний счетчика и показывает направления возможных переходов между этими состояниями. Работа счетчика в режиме «естественного» счета (без ускорений и торможений) соответствует циклическому перемещению по графу от узла к узлу по «большой» окружности в направлении, указанном стрелками.

Если  $S=0$ ,  $h=1$ , то средний разряд счетчика принудительно устанавливается в состояние лог. 1 ( $b=1$ ), а два других разряда остаются без изменения. При работе счетчика в составе устройства

возможны только две такие ситуации. В первой из них счетчик переходит из состояния 000 в состояние 010, во второй — из состояния 001 в состояние 011 (см. соответствующие дуги на рис. 8.16).

Если  $h=0$ ,  $S=1$ , то счетчик принудительно устанавливается в состояние 001. При работе счетчика в составе устройства возможна единственная ситуация такого рода: переход из состояния 111 в состояние 001 по внешней дуге графа, приведенного на рис. 8.16. Логика работы устройства такова, что единичные сигналы  $S$  и  $h$  никогда не формируются одновременно.

При работе счетчика возможны временные его приостановки (на один период сигнала  $f$ ), которые условно показаны на рис. 8.16 в виде «циклов» (три малые окружности в верхней части рисунка). Такие приостановки достигаются формированием сигнала запрета, времени запирающего элемент 2 и препятствующего поступлению сигнала CL на вход синхронизации счетчика.

Элемент задержки 11 компенсирует время задержки распространения сигнала переноса из среднего в старший разряд счетчика 1. Если сигнал переноса имеет максимальную задержку, равную 10 нс, то минимальная задержка элемента 11 может быть вы-

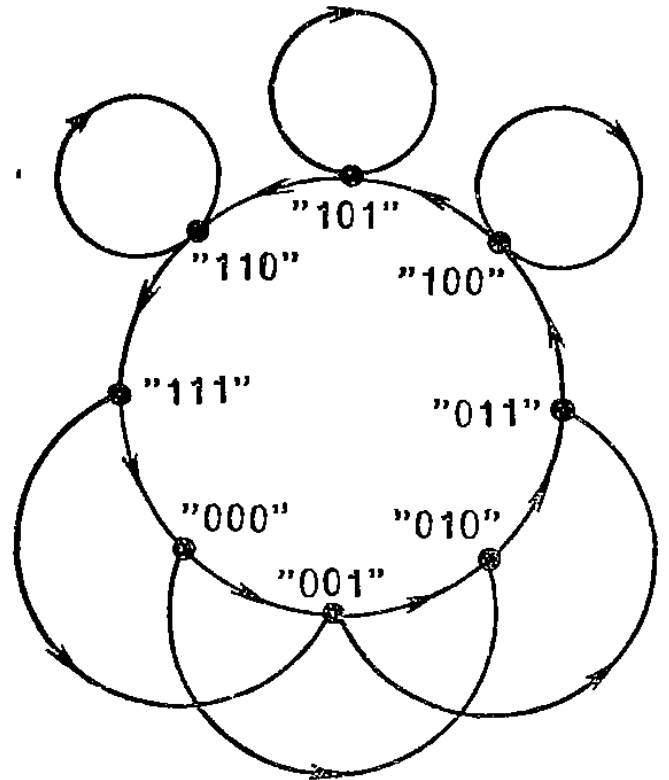


Рис. 8.16. Граф состояний устройства (см. рис. 8.15)

брана равной, например, 15 нс. При этом гарантируется отсутствие ложных срабатываний элемента 7. При использовании счетчика с параллельным переносом условия защиты элементов 7, 8 и 10 от ложных срабатываний при переключении счетчика оказываются иными (здесь не рассматриваются).

Устройство предназначено для выработки на выходе 17 последовательности импульсных сигналов  $z$ , имеющих определенное фазовое соотношение с импульсными сигналами  $y$ , поступающими на

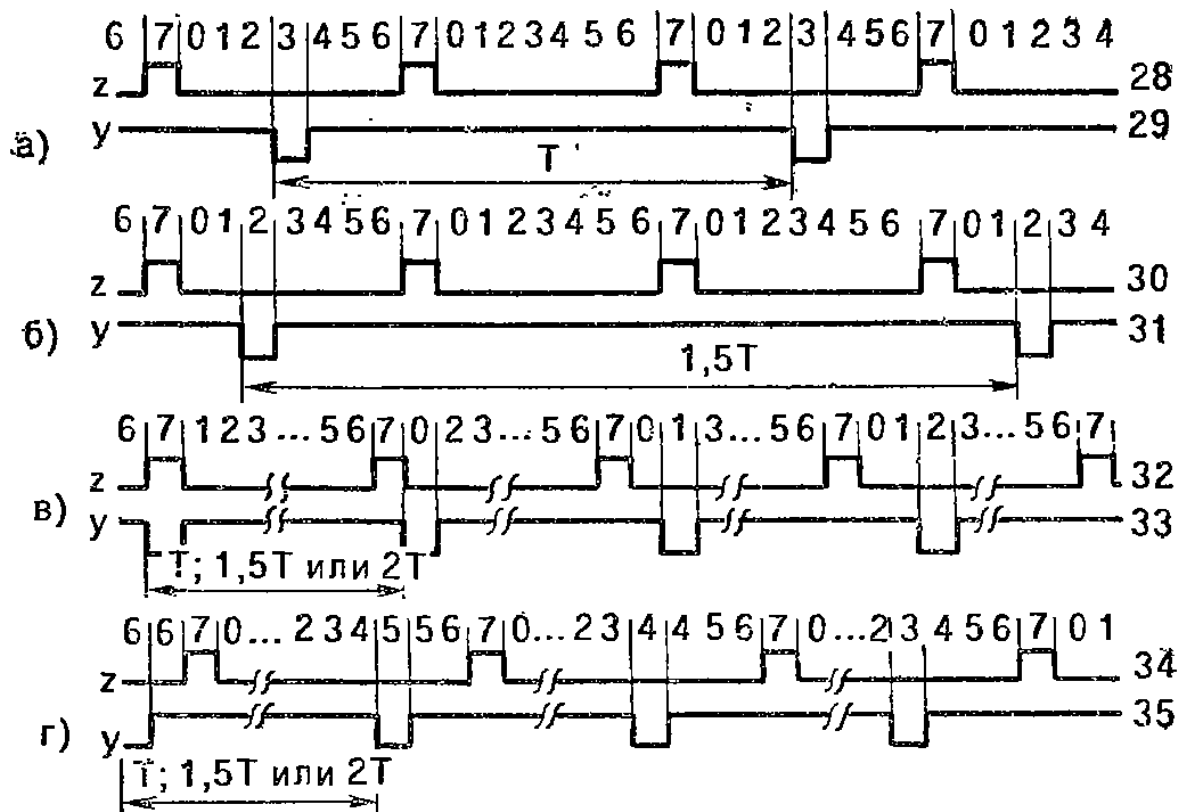


Рис. 8.17. Работа устройства (см. рис. 8.15) без коррекции (а, б) и с коррекцией (в, г) состояний счетчика

информационный вход 15 устройства. В идеальных случаях сигналы  $y$  должны попадать в середины временных интервалов между сигналами  $z$ , как условно показано на рис. 8.17, а, б (более детальные временные диаграммы приведены на рис. 8.18). Иными словами, коррекция состояния счетчика не производится, если сигнал  $y$  поступил в тот момент, когда в счетчике присутствует код 2 (010) или 3 (011). Сигнал  $z$  вырабатывается в те периоды времени, когда в счетчике имеется код 7 (111).

Если сигналы  $y$  приходят с упреждением или с опозданием (см. рис. 8.17, в, г), то счетчик постепенно адаптируется к этим сигналам, ускоряя или замедляя счет путем «перескока» через одно из состояний или приостановки на один такт. В результате сигналы  $z$  постепенно приобретают нужное фазовое соотношение с сигналами  $y$ .

На рис. 8.17, в первый импульс  $y$  попадает на код 7 в счетчике, поэтому счетчик «перескакивает» к коду 1, минуя код 0. Это приводит к смещению во времени последовательности сигналов  $z$  и поэтому следующий импульс  $y$  попадает уже не на код 7, а на

код 0. Счетчик опять реагирует на такую ситуацию «перескоком» к коду 2, минуя код 1 и тем самым вновь смещая времениую диаграмму сигналов  $z$  в нужном направлении. Третий импульс у попадает на код 1. Счетчик, минуя состояние 2, переходит к состоянию 3, продолжая процесс адаптации, и, наконец, четвертый импульс у попадает на код 2 — процесс адаптации завершен. В дальнейшем счетчик работает в «естественном» режиме (без какой-либо коррекции), а импульсы у попадают на код 2. Если импульсы у начинают «отставать» или «обгонять» счетчик, производится соответствующая плавная коррекция его содержимого.

На рис. 8.17, *г* первый импульс «опоздал» (попал на код 6 в счетчике), поэтому счетчик пропускает один такт — в течение двух соседних интервалов времени его содержимое остается равным 6. Благодаря полученному сдвигу временной диаграммы сигналов  $z$ , следующий импульс опаздывает уже не так сильно, как первый — он попадает на код 5, который также не меняется в течение двух тактов, следующий импульс у попадает на код 4, счетчик вновь притормаживается и, наконец, четвертый импульс попадает в середину интервала между импульсами  $z$ , что и требовалось.

Период сигнала  $f$ , подаваемого на вход 16 синхронизации устройства, выбирается в 16 раз меньшим, чем минимальный период  $T$  повторения сигналов  $u$  (сигналы  $u$  в зависимости от считываемой с магнитного диска информации поступают с периодом  $T$ ,  $1,5T$  или  $2T$ ). Рассмотрим работу устройства в восьми возможных ситуациях, по числу возможных кодов в счетчике, на которые «попадает» импульс  $u$ .

На рис. 8.18, *а* показана первая ситуация, при которой импульс  $u$  поступает на вход 15 устройства в тот момент, когда в счетчике 1 имеется нулевой код ( $N=0$ ). Согласно рис. 8.16, в этом случае счетчик должен перейти из состояния 000 в состояние 010 по внешней дуге графа, минуя состояние 001. Этот процесс развивается следующим образом.

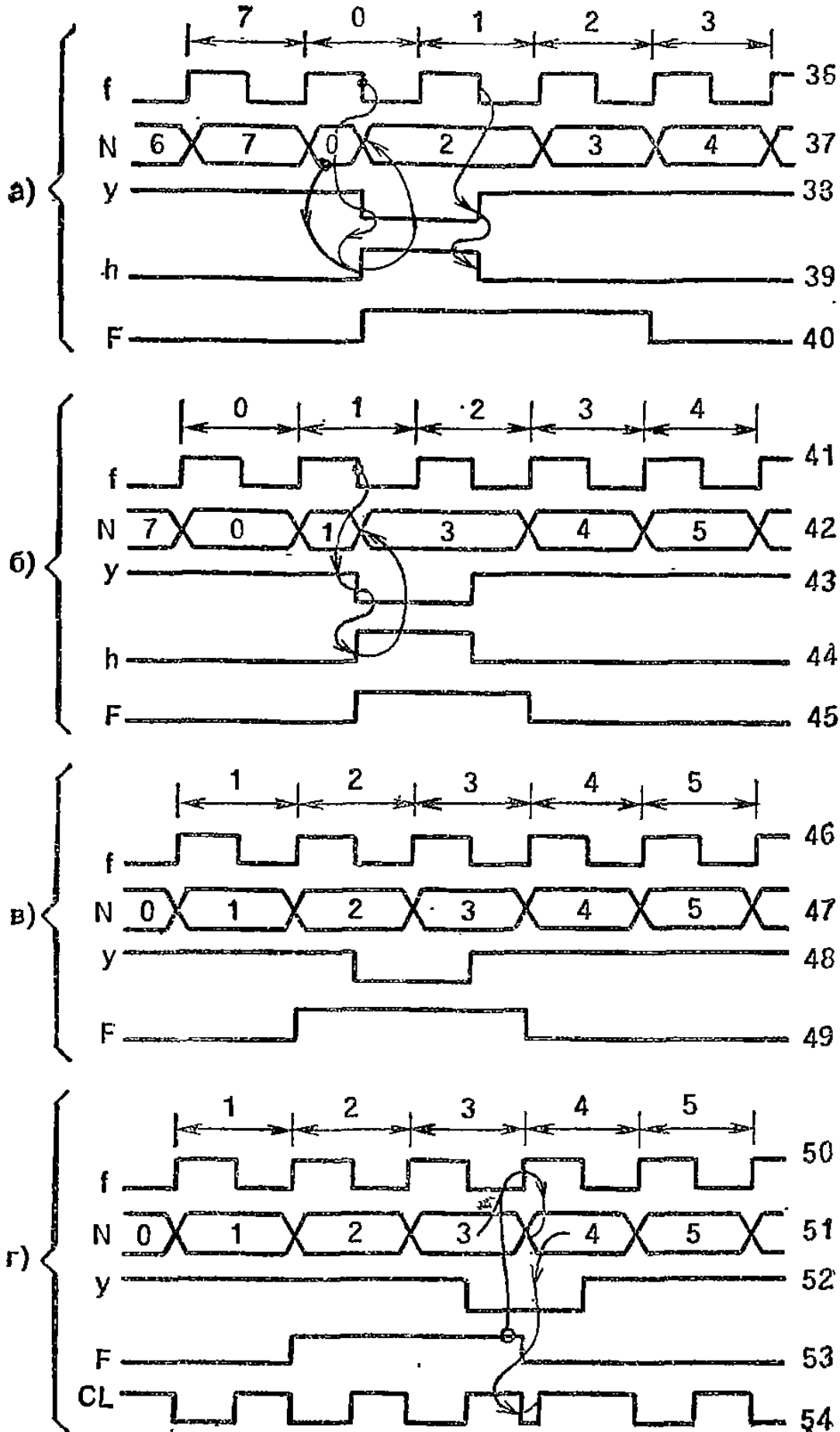
К моменту поступления импульса  $u$   $h=0$ ,  $S=0$ ,  $c=0$ ,  $b'=0$ , поэтому импульс  $u$  проходит через элемент 7 и устанавливает триггер 4 в единичное состояние ( $h=1$ ), что, в свою очередь, приводит к переходу счетчика в состояние 010. Сигнал  $h=1$  воздействует на вход элемента 9, на его выходе формируется сигнал лог. 0, запрещающий передачу импульса  $f$  на вход синхронизации счетчика. В данном случае выполняется условие  $F=1$ .

Рассмотренный процесс заканчивается снятием сигнала  $u$ , в результате снимается сигнал  $h=1$  и в дальнейшем счетчик каждый раз прибавляет единицу к своему старому содержимому по положительным фронтам сигнала  $f$ . Из диаграмм, приведенных на рис. 8.18, *а*, видно, что коды  $N$  в счетчике меняются не так, как при «естественном» порядке счета (см. верхний ряд цифр: 7, 0, 1, 2, 3).

На рис. 8.18, *б* показана вторая ситуация, при которой импульс  $u$  поступает в тот момент, когда в счетчике 1 присутствует код 1. Эта ситуация аналогична предыдущей. Осуществляется переход от кода 1 к коду 3 с пропуском кода 2.

На рис. 8.18, *в* показана ситуация, при которой в момент поступления сигнала  $u$   $N=2$ . Благодаря выполнению условия  $F=1$ , на выходе элемента 10 формируется лог. 0 и сигнал  $u$  не препятствует прохождению сигнала  $f$  на вход  $CL$  счетчика. Таким образом, «естественный» счет продолжается.

На рис. 8.18, *г* показана ситуация, при которой в момент по-



ступеня сигнала у  $N=3$ . К моменту поступления сигнала у  $F=1$ , поэтому очередной положительный импульс  $f$  вызывает прибавление единицы к содержимому счетчика и в нем устанавливается код 4. При этом начинает выполняться условие  $F=0$  и сигнал  $y=0$ , проходя через элементы 10 и 9, вызывает снятие сигнала лог. 0 с входа синхронизации счетчика (см. короткий отрицательный импульс на

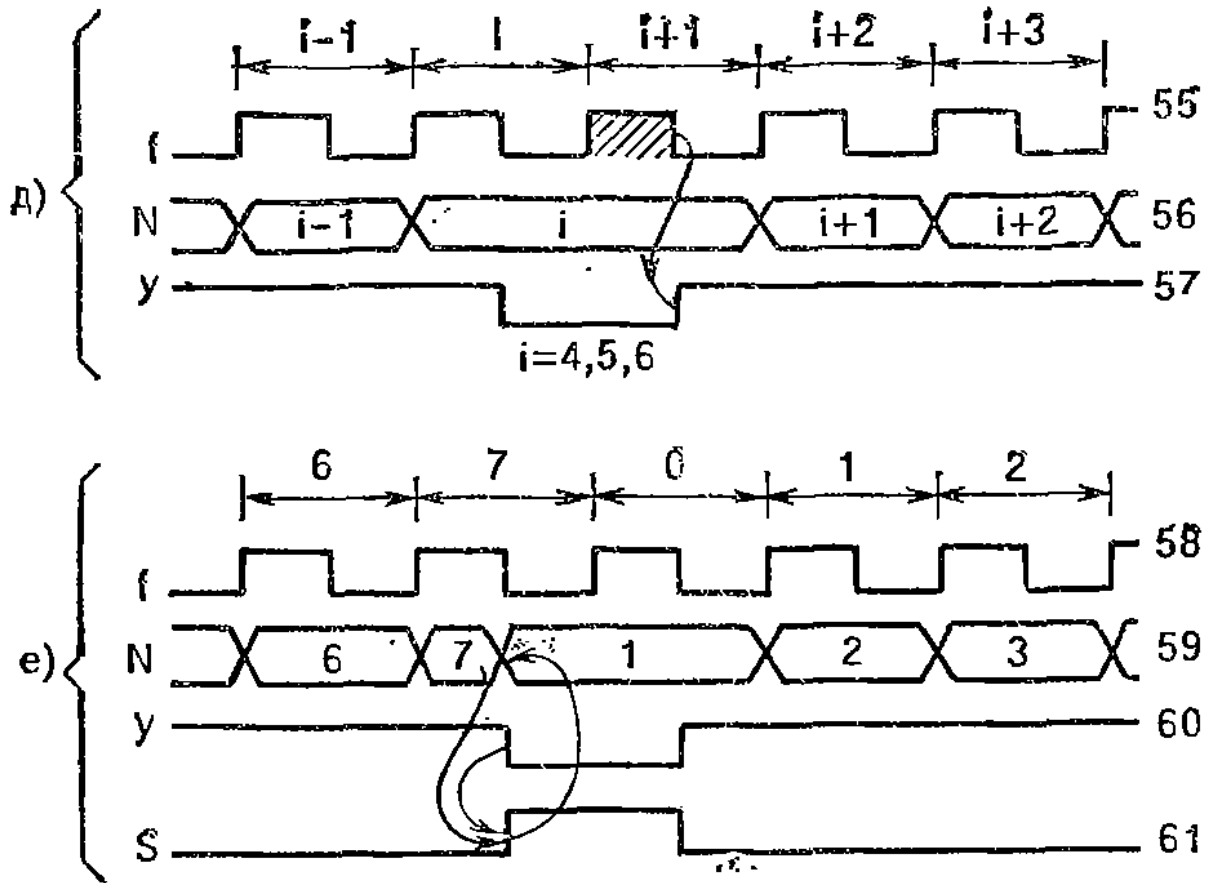


Рис. 8.18. Временные диаграммы работы устройства (рис. 8.15) при попадании входного импульса  $Y$  на различные состояния счетчика:  
*a* — на состояние 0; *б, в, г* — на состояния 1, 2, 3; *д* — на состояния 4, 5, 6;  
*е* — на состояние 7

диаграмме 54). После окончания положительного импульса  $f$  снимается сигнал  $y$  и в дальнейшем счетчик продолжает работу в режиме прибавления единиц к своему содержимому.

Рис. 8.18, *д* поясняет работу устройства в тех ситуациях, когда необходимо пропустить один такт. Эти ситуации соответствуют поступлению сигнала  $y$  в те моменты времени, когда в счетчике присутствует код 4, 5 или 6 (см. циклы, показанные на рис. 8.16). Все три ситуации характеризуются выполнением условия  $F=0$ , так что сигнал  $y$ , проходя через элементы 10 и 9, вызывает запрет прохождения очередного импульса  $f$  (на рис. 8.18, *д* этот импульс заштрихован) на вход синхронизации счетчика. Вследствие этого счетчик приостанавливает счет на один такт, что и требуется.

На рис. 8.18, *е* показана ситуация, при которой в момент поступления сигнала  $y$   $N=7$ . В данном случае триггер 3 устанавливается в единичное состояние ( $S=1$ ), причем элемент 7 запирается сигналом  $S$  во избежание последующего срабатывания триггера 4 и искажения информации в счетчике. Так как  $S=1$  и  $h=0$ , счетчик 1 устанавливается в состояние 001 (см. дугу, соединяющую узлы 111 и 001 на рис. 8.16). По окончании импульса  $y$  снимается сигнал  $S$  и счетчик продолжает работу в режиме прибавления единиц к своему содержимому в каждом такте.

Устройство входит в состав БИС К1801ВП1-128.